

ІСТОРІЯ ТЕХНІКИ

С.Р. Коженевский,
В.В. Вечер

ПОБЕДА ПРОИГРАВШИХ, ИЛИ ИСТОРИЯ СОЗДАНИЯ ФЛЕШ-ПАМЯТИ*

III. Непризнанный гений страны восходящего солнца

В середине 80-х годов прошлого столетия был сделан новый шаг в развитии твердотельной энергонезависимой памяти. Разработанная технология хранения информации на этом твердотельном носителе применяется по сей день и называется Flash(флеш)-память. Флеш-память была разработана инженером компании TOSHIBA Фудзиро Масуокой в конце 70-х – начале 80-х годов прошлого столетия. В настоящее время не существует однозначности в истории создания флеш-памяти. Разные источники эту историю трактуют по-разному. Поэтому мы попытались связаться лично с доктором Фудзиро Масуока и спросить у него, как он придумал и разработал флеш-память. Несмотря на свою занятость работой и болезнью, Фудзиро Масуока ответил нам и поделился своими воспоминаниями о том времени.



Доктор Фудзиро Масуока – ученый, изобретатель флеш-памяти

Из рассказа Фудзиро Масуока: “Я уроженец города Такасаки – одного из гигантов электротехнической продукции в Японии. После Второй мировой войны Японии необходимы были специалисты, чтобы практически заново отстроить страну. Так и я выбрал нужное стране направление – инженер-электротехник. В 1966 году стал

Окончание. Начало в №№ 3–4, 2012.

бакалавром, затем в 1968 году – магистром, а к 1971 году уже получил степень доктора наук в университете Тхоку.

В то время большой интерес для меня представляли разработки полупроводников, особенно планарная технология MOS.

Справка. MOS (металл – оксид – полупроводник) – наиболее широко используемый тип полевых транзисторов. Структура состоит из металла и полупроводника, разделённых слоем оксида кремния SiO₂.

Я прекрасно понимал, что за MOS-технологией будущее в полупроводниковой технике. После получения научной степени, я пришел работать в компанию Tokyo Shibaura Denki, которая сейчас называется TOSHIBA. На то время эта компания была ведущей в Японии как по производству электроники, так и в области научных исследований. Я работал в департаменте исследований и разработок, где занимался разработками MOS LSI-памяти (МОП память с высоким уровнем интеграции).

Справка. LSI (Large Scale Integration) – большая степень интеграции (на микросхеме), условное обозначение количества применяемых p-n переходов в интегральной схеме (от 100 до 9999).

Фактически основной моей задачей в первые годы работы было изучение технологий LSI. Под словом “изучение” следует понимать собственно поиск в мире новых технологий и их внедрение на производственные площадки TOSHIBA. Такой подход был сформирован в процессе реорганизации страны после Второй мировой войны.

Хотя к началу 70-х годов прошлого столетия индустрия Японии и была полностью восстановлена, она переживала кризис. Он был связан именно с передовыми технологиями. Как раз в это время началась официальная государственная масштабная компания по восстановлению научно-исследовательского и опытно-конструкторского секторов страны (по некоторым источникам эта компания негласно началась в середине 50-х годов прошлого столетия). В то время Япония активно скупала патенты и лицензии передовых технологий по всему миру”.

АВТ. Изучая историю создания флеш-памяти, мы можем сказать, что доктор Фудзиро Масуока, соблюдая традиционную культуру общения японцев, в своем рассказе не говорит полностью о том, чем он занимался в TOSHIBA. Так, к примеру, нам известно, что за первые 4–5 месяцев своей работы, он разработал новый тип памяти на основе разработанной им технологии SAMOS (stacked-gate avalanche injection MOS).

Справка. SAMOS (stacked-gate avalanche injection MOS) – технология производства ячейки памяти на основе МОП структуры полевого транзистора. Особенностью данной технологии является наличие нескольких затворов, которые находятся на разных расстояниях от канала. Поэтому в литературе данную технологию еще называют МОП транзистор с многоуровневыми затворами.

Принцип действия этой памяти был очень похож на технологию Дова Фрохмана, а стирание ячеек памяти также производилось ультрафиолетом. Вся «изюминка» его технологии заключалась в скорости записи ячеек памяти. В отличие от памяти Фрохмана, для записи одной ячейки его памяти было необходимо всего 15 миллисекунд (у Фрохмана 25 миллисекунд), а для полной перезаписи всех ячеек микросхемы объемом 2048 байт – порядка 30 секунд (у Фрохмана 50 секунд).

“Мой подход был оценен руководством и через некоторое время после опубликования технологии SAMOS-памяти я уже работал в департаменте по разработкам полупроводников. Работа в этом департаменте дала мне очень большие возможности, самой главной из которых был доступ к производственной площадке. Основной моей задачей было внедрение технологий по производству DRAM-памяти. Ну и конечно же, параллельно с внедрением этой технологии, проводилось изучение возможных улучшений как технологии производства, так и производимого продукта. Работая коллективом из пяти человек, нам действительно удалось усовершенствовать DRAM-память. В 1978 году первый оригинальный чип памяти DRAM, объемом 1 Мбит, был произведен в компании TOSHIBA”.

АВТ. Если сравнивать достижения в этом направлении в мире, то компания IBM в 1977 году выпустила чип DRAM-памяти с объемом всего 64 Кб. В то время компании США и западной Европы смотрели на Японию как на серьезного конкурента в полупроводниковом производстве. И в некоторой мере старались пресекать большой интерес и любопытство японцев к новым и оригинальным решениям в области использования полупроводников.

“Видите ли, в 70-х годах прошлого века бурное развитие получила EPROM-память. На то время она считалась самой передовой технологией энергонезависимого хранения информации. Так как INTEL заявлял о возможности хранения данных на этих микросхемах до 10 лет, у меня проявился интерес к разработке технологии хранения информации в памяти еще более длительное время. На тот момент я думал не только о твердотельных носителях информации. Хранение информации в памяти в течение длительного времени было необходимо для множества устройств, построенных на основе микропроцессоров, которые применялись как в бытовых, так и в промышленных изделиях. Возможность длительного хранения информации в памяти, как раз и удовлетворяла ранее разработанная технология SAMOS-памяти.

К сожалению тогда, впрочем как и сейчас, в Японии существовал “стиль работы” сотрудников предприятий. Суть его заключалась в том, что с идеями работников практически не считались, и ты должен был заниматься только тем, что одобрено руководством. Мне в то время очень повезло, так как я имел возможность общаться в узком кругу специалистов по полупроводникам, а также имел доступ к производству. Это дало мне возможность в свободное от работы время работать над совершенствованием технологии SAMOS-памяти.

Начиная с середины 1978 года все свое свободное время я посвящал именно расчетам и проектированию технологии SAMOS-памяти. А на производственном участке компании проводил опыты по своим наработкам”.

АВТ. В 1981 году Фудзиро Масуока подал патентную заявку на новый тип ячейки памяти. Следует отметить, что только после патентной заявки Фудзиро Масуока смог “легально” заниматься разработкой своей технологии. К середине

1983 года был получен первый чип. Он состоял из 8 транзисторов. Это был первый прообраз будущей флэш-памяти.

“В 80-х годах никто не ожидал такого хода событий. Я имею в виду переворот в технологии хранения данных. Честно говоря, изобретение новой ячейки памяти стало побочным продуктом моих исследований технологии SAMOS-памяти. Моя группа из четырех человек смогла создать новый тип ячейки. Первая микросхема имела 8 ячеек памяти. Это было сделано по причине того, что мы хотели провести дополнительную серию экспериментов по хранению данных в ячейках. К началу 1984 года мы имели чип с объемом 32 Кб с архитектурой NOR. Причем по эмпирическим подсчетам эта ячейка могла хранить информацию до 25 лет. Кстати, название флеш для этой ячейки дал Шоджи Аризумми, от английского “Flash” – вспышка.

В 1984 году я представил прообраз новой ячейки памяти на конференции IEDM в Сан-Хосе, США. После моего выступления производители полупроводниковой техники в США увидели во мне угрозу...”.

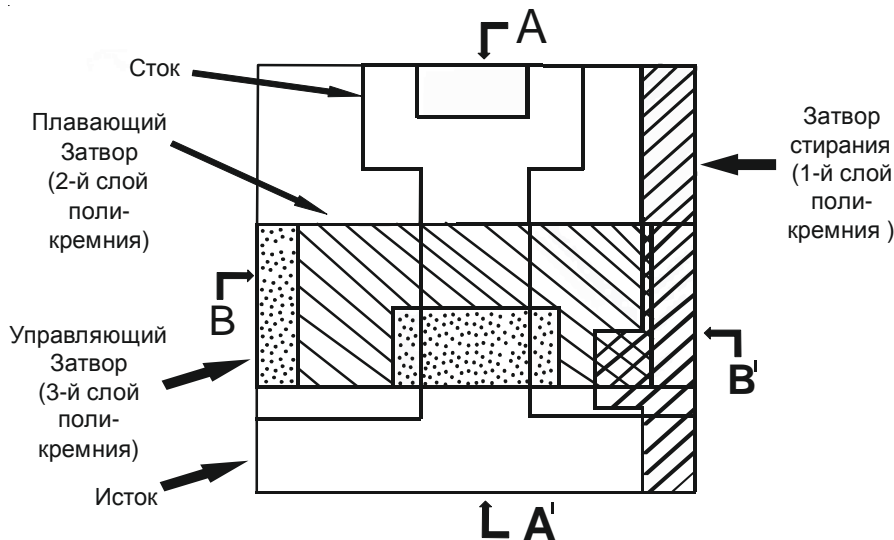


Рис. 15 Топология ячейки памяти, предложенной Масуока

Был ряд причин в настороженности у производителей полупроводниковой памяти к технологии, предложенной Фудзио Масуока. Во-первых, заявленное им время хранения информации в ячейке и надежность этого устройства. Во-вторых, простота изготовления такой ячейки памяти. В-третьих, созданная им ячейка памяти имела более низкие показатели в энергопотреблении, что в свою очередь несомненно создавало конкуренцию другим технологиям хранения данных предлагаемым в то времена.

Используя свои наработки в технологии SAMOS, Фудзио Масуока создал ячейку памяти, для которой не было необходимости размещать дополнительный транзистор выборки, что позволяло увеличить объем хранимой информации на чипе при тех же размерах кристалла. Введение в ячейку памяти дополнительного затвора (затвора стирания), позволило увеличить количество циклов перезаписи ячейки памяти до 10000 раз! (для сравнения, количество циклов перезаписи EPROM памяти – не более 500). Схематическое изображение ячейки памяти, предложенной Фудзио Масуока представлено на рис. 16.

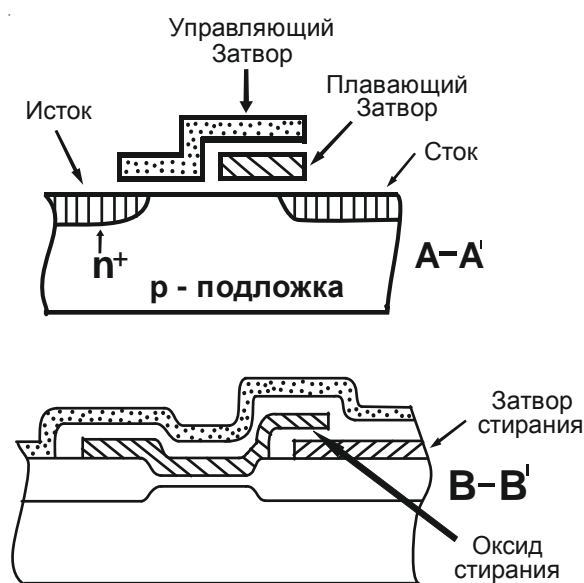


Рис. 16. Разрезы ячейки памяти

Справка. При создании ячейки, топология и разрезы которой представлены на Рис. 15 и Рис. 16, использовано ряд новых конструктивных усовершенствований. В этой конструкции применен n-канальный МДП-транзистор с коротким (3,5 мкм) каналом и с поликремниевым управляющим затвором, расположенным над плавающим затвором. В зоне истока находится третий затвор – затвор стирання. Управляющий затвор своей поверхностью перекрывает плавающий затвор и область канала.

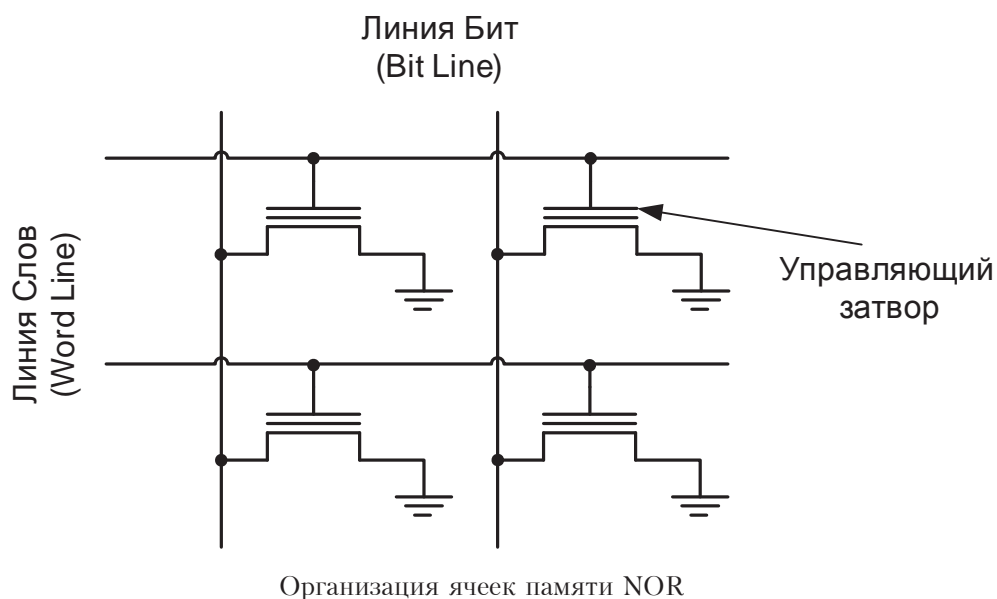
Толщина межзатворного и подзатворного диэлектриков (оксид кремния) имеет величину от 0,07, до 0,12 мкм, а толщина туннельного оксида в области стирання составляет 0,03...0,05 мкм. Эта конструкция не требует введения в схему ячейки памяти дополнительных транзисторов выборки, что уменьшает площадь. Программирование ячейки осуществляется одновременным подключением напряжения к стоку и управляющему затвору при заземленном истоке. В канале возникают горячие электроны, которые инжектируются в плавающий затвор (ПЗ) и изменяют пороговое напряжение МДП-транзистора. Пороговое напряжение незапрограммированной ячейки равно приблизительно 1 В. В процессе программирования оно повышается до 8 В. При этом хранение логического “0” соответствует состоянию транзистора с незаряженным плавающим затвором (ненасыщенный режим транзистора). Считывание осуществляется сравнением напряжений двух состояний при помощи подачи считывающего импульса напряжением 5 В, прикладываемого к управляющему электроду.

Электрическое стиранье информации, т.е. разряд плавающего затвора, производится над областью истока. Для этого импульс стиранья амплитудой приблизительно +35 В прикладывается к истоку, при этом управляющий затвор заземляется, а сток остается свободным. За счет емкостной связи в туннельном диэлектрике создается сильное электрическое поле, под действием которого осуществляется туннелирование электронов с плавающего затвора в исток.

По возвращению Фудзиро Масуока с конференции на родину в Японию, его руководство было очень удивлено тем, что возникла большая заинтересованность к получению тестовых образцов новой Flash-памяти. В частности, самый большой интерес проявила компания INTEL, которая запросила одновременно 15 образцов.

“В 1984 году мы произвели порядка 30 чипов флеш-памяти с архитектурой NOR по заказам компаний США.

Справка. Архитектура NOR – организация ячеек флеш-памяти, при которой возможно осуществить быстрый произвольный доступ к отдельной ячейке памяти. Для инициализации ячейки памяти, необходимо подать напряжение на управляющий затвор. Поэтому все управляющие затворы должны быть подсоединены к линии управления, называемой Word Line (от англ. “Линией Слов”). Анализ содержимого ячейки памяти производится по уровню сигнала на стоке транзистора. Поэтому стоки транзисторов подключаются к линии, называемой Bit Line (от англ. “Линия Бит”).



В тот период со мной очень часто связывались из компании INTEL, из этих разговоров я узнал, что после получения от нас тестовых чипов, компания привлекла 300 инженеров к исследованиям и разработке флеш-памяти, а к концу 1985 года уже 500 инженеров из Intel работали над флеш-памятью. К сравнению, в 1984 году у меня было только 9 инженеров, которые работали над технологией Flash неполный рабочий день. Сейчас говорят, что это INTEL вывела флеш-память на коммерческий рынок, но это совершенно не так. Первой компанией была TOSHIBA. В 1985 году мы разработали флеш-память объемом 256 Кбайт по заказу автомобильной компании из США. Компания INTEL представила свой чип только к началу 1988 года. Как раз в 1985 году я начал думать над проблемой решения вопросов хранения больших объемов информации в флеш-памяти и ее быстродействию. Причем если с быстродействием процесса чтения еще можно было мириться, то быстродействие записи нужно было поднять в разы. Представьте себе, что на программирование микросхемы Flash памяти объемом 256 Кбайт, уходило порядка 25 секунд. Решение было очевидным, нужно запрограммировать микросхему не побитно, а пакетами – побайтно!”

Авт. К началу 90-х годов прошлого столетия, потребовались новые устройства для хранения данных. Основными требованиями к ним были: высокая скорость записи данных и большой объем хранимой информации. Причиной этому послужило начало массового применения микроконтроллеров в системах реального времени, где была необходимость как в записи, так и в считывании данных.

В 1987 году доктор Фудзю Масуока, который на то время уже занимал должность руководителя департамента исследований сверхбольших интегральных микросхем при научном центре компании TOSHIBA, представил новый тип чипа для хранения данных – NAND Flash, объемом 256 Кбайт. В этой новой технологии хранения информации ячейки памяти были соединены в гирлянды, а программирование производилось не побитно, а побайтно. В отличие от флэш-памяти с архитектурой NOR, в данной флэш-памяти разработчики отказались от произвольного доступа к ячейке памяти, чтобы обеспечить лучшие характеристики показателя чтения/запись и создать высокую плотность хранения данных. Такой подход позволил разработчикам создать дешевый вариант твердотельной памяти, который мог найти применение в задачах, где необходимо хранить большие объемы данных.

Архитектура массивов Flash памяти приведена на рис. 17.

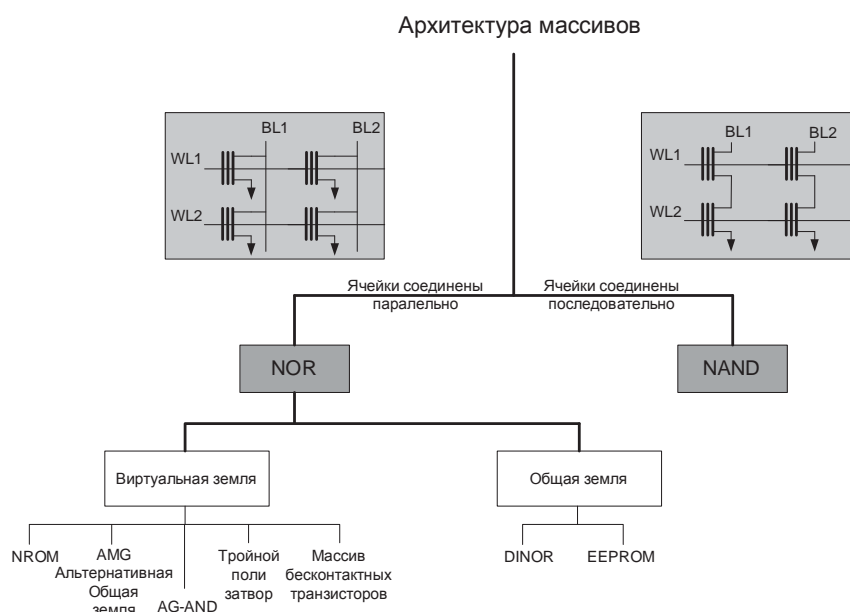


Рис. 17. Архитектура массивов Flash памяти

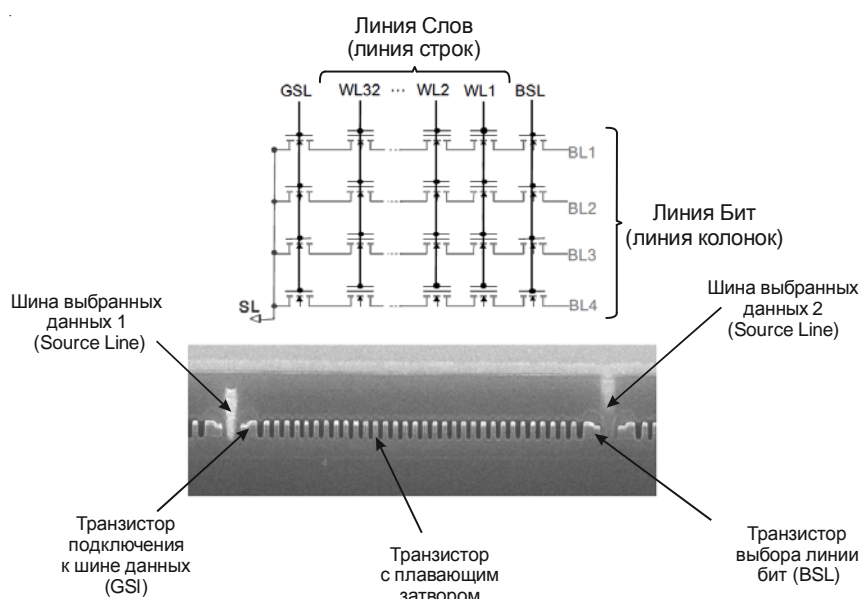


Рис. 18. Архитектура организации массива NAND-памяти на 32 слова и его исполнение на микроуровне в чипе

Используя новый в то время технологический процесс, доктору Фудзиро Масуока удалось добиться невероятно малых (1 мкм) размеров ячейки памяти. Так, площадь одной ячейки NAND-памяти занимала всего 44 % от площади EPROM ячейки памяти, и 85 % от площади первой ячейки NOR флеш-памяти.

Механизм функционирования одного транзистора NAND-памяти был аналогичен работе транзисторов памяти первых микросхем флеш-памяти с архитектурой NOR. Тем не менее, микросхема памяти с архитектурой NAND имела собственную логическую организацию, которая не имеет аналогов в других видах твердотельной памяти.

Логическая организация хранения данных в микросхеме NAND флеш-памяти, организованная следующим образом (рис. 18). Весь массив памяти делится на блоки и страницы.

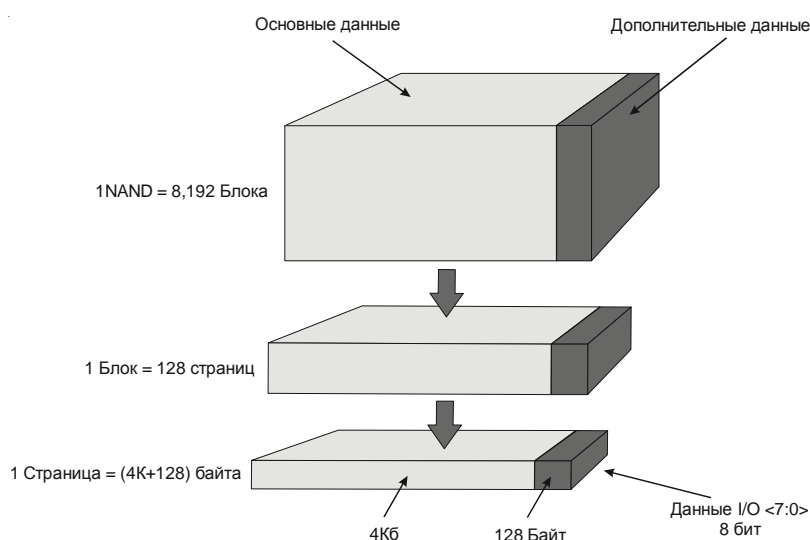


Рис. 18. Логическая организация хранения данных в NAND памяти

Блок – это наименьший стираемый объем информации из массива памяти. Как правило, в одной микросхеме памяти присутствуют минимум два блока. Каждый блок состоит из страниц.

Страница является наименьшей адресуемой единицей для чтения/записи информации. Каждая страница состоит из основной и дополнительной области данных (рис. 19).

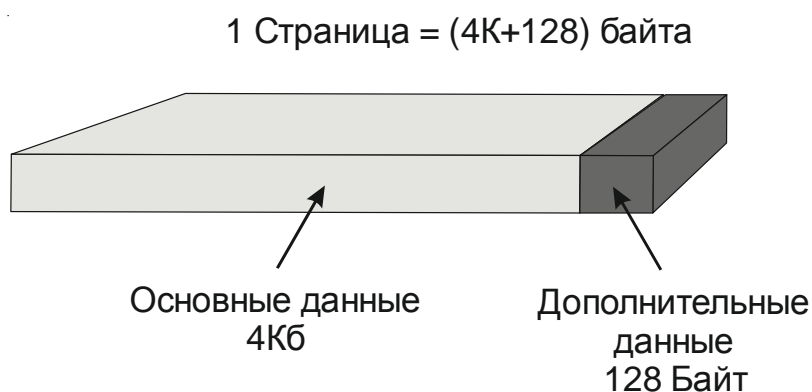


Рис. 19. Структура страницы NAND Flash-памяти

В современных микросхемах NAND флеш-памяти объем основной области данных в странице варьируется от 4 до 8 Кб, дополнительная область в странице используется для хранения ECC и системных данных и составляет порядка сотни байт на каждые 4 Кб основных данных.

Процесс программирования и чтения ячеек памяти значительно более сложный, чем у памяти с архитектурой NOR. Имея такую сложную внутреннюю организацию, память с архитектурой NAND не может использовать микропроцессорную шину для непосредственного обмена микропроцессора с памятью.

Когда выполняется операция с массивом памяти, на микропроцессорную шину передается адрес, по которому определяется блок и страница, с которыми будет выполняться обмен данными. Адрес представлен адресом строки и адресом колонки. Адрес строки определяет адресуемую страницу в блоке, а адрес колонки используется для идентификации байта внутри страницы.

После этого страница целиком перемещается в буфер – регистр данных, где и производится операции с информацией.

Структура типичной микросхемы NAND флеш-памяти показана на рис. 20.

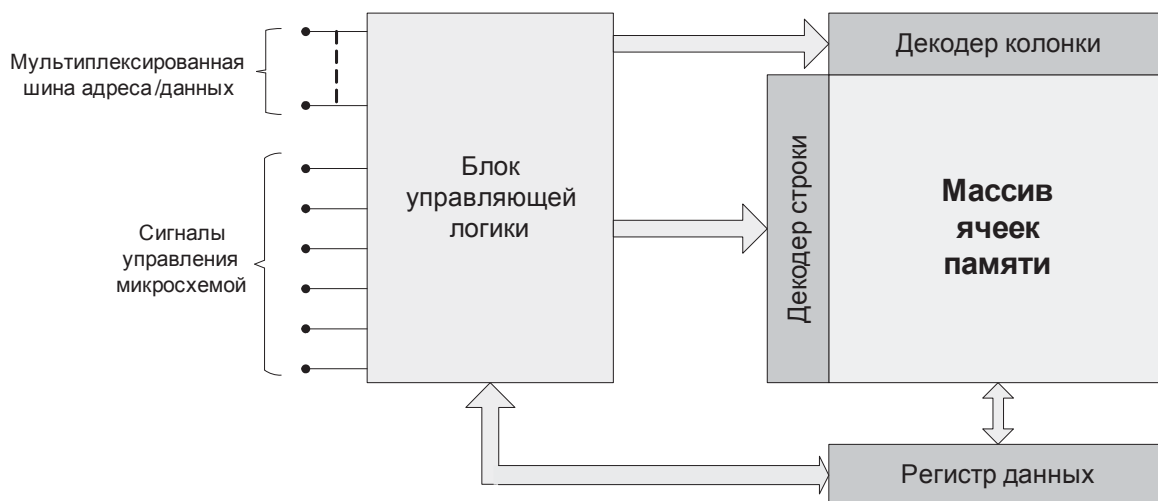


Рис. 20. Внутренняя структура микросхемы NAND Flash-памяти

Для выполнения операций с массивом ячеек, микросхема NAND флеш-памяти использует дополнительные управляющие элементы. Поэтому массивы NAND-памяти должны быть скомпонованные в микросхеме с четко определенными параметрами, все дополнительные схемы и массив ячеек памяти рассчитываются и формируются на ранней стадии проектирования микросхемы. На рис. 21 показан пример компоновки микросхемы. В горизонтальном направлении размещается линия слов (строки), а вертикальном линия бит (колонки). Декодер строк находится по центру, между кристаллами (это устройство предназначено для декодирования адреса и выбора страницы в блоке). Все линии бит подключены к усилителям сигнала и декодеру колонки (задача усилителя – преобразование считанного напряжения состояния ячейки в цифровое значение). Область периферийных устройств содержит регистр данных, и логические схемы управления работой микросхемы. Области контактов предназначены для подключения выводов микросхемы NAND Flash к контактам будущей микросхемы памяти.

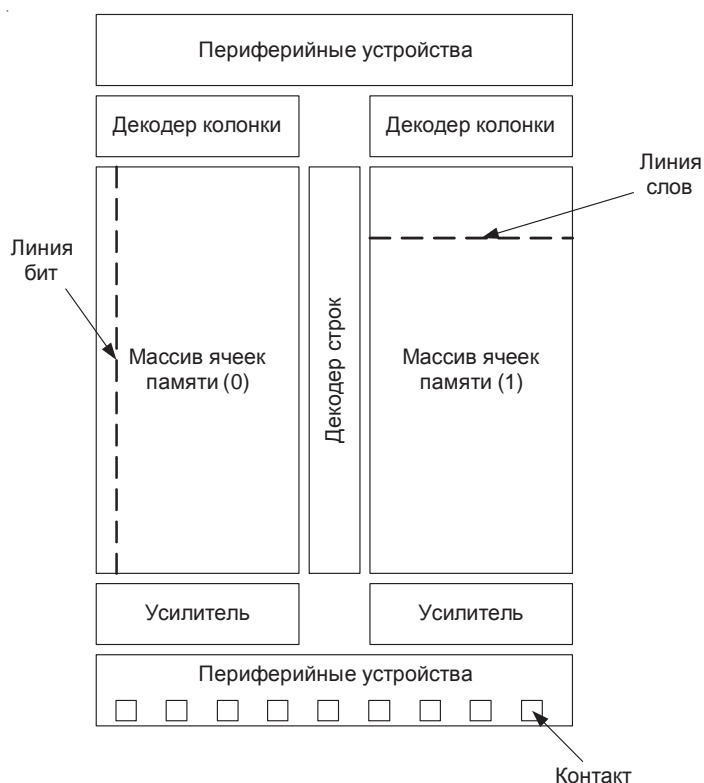
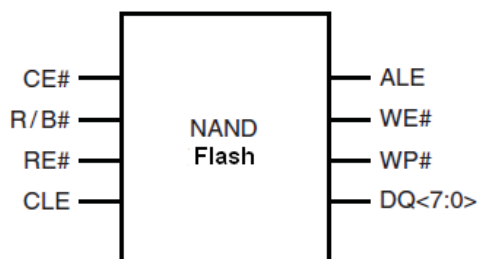


Рис. 21. Компоновка микросхемы NAND флеш-памяти

Управление микросхемой NAND флеш-памяти осуществляется специализированным драйвером. Специализированный драйвер и микросхема памяти взаимодействуют между собой, с использованием собственного логического протокола обмена. Протокол обмена между контролером и микросхемой использует собственные коды команд с соответствующими комбинациями служебных сигналов управления микросхемой. Команды современных микросхем NAND памяти можно разделить на следующие группы:

- Команды получения статуса. Эти команды предназначены для получения основной информации о микросхеме (идентификатора микросхемы, объема памяти);
- Команды стирания, предназначенные для стирания одного или нескольких блоков хранимой информации;
- Команды записи, использующиеся для записи данных в массив памяти;
- Команды чтения, предназначенные для чтения данных из массива памяти;
- Команды внутреннего переноса данных, которые применяются для выполнения служебных операций с флеш-накопителем.

Как правило, производители используют следующие унифицированные служебные сигналы для управления микросхемой NAND флеш-памяти:



Управляющие сигналы NAND флеш-памяти

- CE#: Chip Enable – сигнал, который определяет в каком режиме находится микросхема.
- R/B#: сигнал Ready/Busy. Выходной сигнал, который определяет текущий статус микросхемы (занята/готова).
- RE#: сигнал разрешения чтения. Входящий сигнал, который используется для разрешения чтения из микросхемы.
- CLE: Разрешение передачи команд. Этим сигналом определяется что именно находится на линии входа микросхемы (код команды или данные).
- ALE: Разрешение передачи адреса. Этот сигнал определяет, что по входной линии передается адрес.
- WE#: Разрешение записи. Сигнал разрешает запись в микросхему.
- WP#: Защита от записи. Сигнал отключает массив ячеек памяти от возможности программирования или стирания данных.
- DQ<7:0>: мультиплексированная шина входных/выходных сигналов микросхемы.

Расположение контактов на типовой микросхеме NAND флеш-памяти представлено на Рис. 22.



Рис. 22 Микросхема Nand Flash производства San Disk

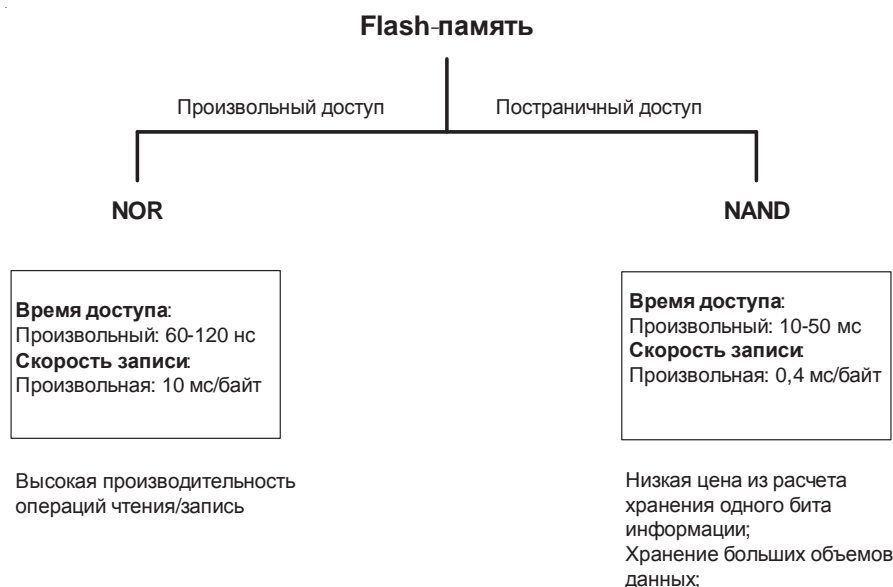
В 1989 году первый коммерческий чип памяти NAND объемом 256 Кбайт был выпущен компанией TOSHIBA.

Идеи доктора Фудзиро Масуока не были должным образом оценены и признаны руководством компании TOSHIBA.

Продолжает свой рассказ доктор Фудзиро Масуока: “В то время я уже получил много предложений на продолжение работы в США, но я отклонял их, потому что хотел продолжать трудиться в Японии. Примерно в 1990 году, руководство компании TOSHIBA напрямую заявило, что больше не нуждается в моих услугах и предложило мне уйти с занимаемой должности. Я всячески этому сопротивлялся и не поддавался на угрозы, прекрасно понимая, что уход с моей должности означает потерять возможность продолжать исследования и разработку новых образцов флеш-памяти. В 1993 году я заболел, мне поставили диагноз рак, и я был вынужден покинуть работу в TOSHIBA в начале 1994 года”.

Авт. В период с марта 2004 по сентябрь 2005 года доктор Фудзиро Масуока подал три заявления в суд на компанию TOSHIBA, и потребовал заплатить ему около 1,1 млрд долларов компенсации, обосновывая это тем, что компания TOSHIBA заработала не менее 20 миллиардов долларов на продаже продуктов, связанных с использованием его авторского права, как разработчика флеш-памяти. В итоге судебных разбирательств, компания TOSHIBA выплатила ему около 1 млн долларов компенсации.

Технологии NOR и NAND применяются в разных устройствах, и в ближайшее время вряд ли будут заменены. Микросхемы с архитектурой NOR применяют в микропроцессорных устройствах для хранения кода программ, где критичным является время доступа к чтению сохраненных данных. Микросхемы с архитектурой NAND, в свою очередь, находят применение в устройствах, где необходимо хранить большие объемы данных, и стали основой для создания носителей информации.



Заклучение

Как показывает история, пионерами новых технологий являются, как правило, обычные люди, которым дают возможность самореализоваться в условиях сложного и порой непредсказуемого производства. Дальнейшая судьба их складывалась по-разному. Так, Дов Фрохман до 2001 года был руководителем подразделения INTEL в Израиле, в настоящее время продолжает консультировать разработчиков в сфере полупроводников.

Доктор Фудзиро Масуока, несмотря на свою болезнь, продолжает работать над совершенствованием флеш-памяти. Его новая идея – трехмерный тип ячейки памяти, которая, несомненно, позволит в свое время сделать новый шаг в истории эволюции флеш-памяти.

Об истории создания первых энергонезависимых микросхем памяти в СССР мы рассказать ничего не можем. Причиной этому являются принятые в свое время меры повышенной секретности на предприятиях-изготовителях и в конструкторских бюро. Возможно, что в будущем, информация о разработчиках и ученых из бывшего СССР станет достоянием общественности.

СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ

1. *Мальцева Л.А.* Основы цифровой техники / Л.А. Мальцева и др. – М. : Радио и связь, 1986;
2. *Воробьева Н.Н.* Однократно программируемые ПЗУ серии К556 / Н.Н. Воробьева // Микропроцессорные средства и системы. – 1987. – № 1.
3. *Воробьева Н.Н.* Однократно программируемые ПЗУ серии К556 / Н.Н. Воробьева // Микропроцессорные средства и системы. – 1987. – № 2.
4. *Лукиянов Д.* “Радио-86РК” – программатор ПЗУ // Д. Лукиянов, А. Богдан // Радио. – 1987. – № 7.
5. *Лукиянов Д.* “Радио-86РК” – программатор ПЗУ / Д. Лукиянов, А. Богдан // Радио. – 1987. – № 9.
6. *Лукиянов Д.* “Радио-86РК” – программатор ПЗУ / Д. Лукиянов, А. Богдан // Радио. – 1988. – № 2.
7. Справочник полупроводниковые БИС запоминающих устройств / под ред. А.Ю. Гордонова. – М. : Радио и связь, 1987.
8. *Katz J.* Oral history of Dov Frohman. – May 2, 2009. – Mountain View, California.
9. *Горшков Д.* Персональный радиоловительский компьютер “Радио-86РК” / Д. Горшков, Г. Зеленко, Ю. Озеров, С. Попов // Радио. – 1986. – № 4–9.
10. Универсальный программатор ПЗУ и однокристалльных Микро-ЭВМ, техническое описание и инструкция по эксплуатации. – К., 1990.
11. Микролаб КР580ИК80 907, Техническое описание и инструкция по эксплуатации 3.031.068 ТО, МАШПРИБОРИНТОРГ. – М., 1989.
12. *Masuoka F.* A new Flash EEPROM cell using triple polysilicon technology / F. Masuoka, M. Asano, H. Iwahashi, T. Komuro and S. Tanaka. – in IEEE Tech. Dig. IEDM, 1984, – p. 464–467.
13. *Michelsoni R.* Inside NAND Flash Memories / R. Michelsoni, L. Crippa, A. Marelli // Springer Dordrecht Heidelberg. – London, New York, 2010.
14. *Rizaan A.* Block Cleaning Process in Flash Memory / A. Rizaan Rahiman, P. Sumari // Multimedia Research Group, School of Computer Sciences, University Sains Malaysia, Malaysia.
15. *Groeseneken G.* Basics of Nonvolatile Semiconductor Memory Devices / G. Groeseneken, H.E. Maes. – London, 2006.